

Cat-CVD アルミナ MIS ゲートの作製と特性

家原清志¹・荻田陽一郎²・富田寿行¹

¹ 大学院工学研究科電気電子工学専攻

² 電気電子工学科

Fabrication of Alumina MIS Gate with Cat-CVD and Its Characteristics Measurement

Shinshi IEHARA¹⁾, Yoh-Ichiro OGITA²⁾, Toshiyuki TOMITA¹⁾

Abstract

We have developed a catalytic chemical vapor deposition (Cat-CVD) method to deposit alumina thin films on a silicon crystal using N₂ bubbled tri-methyl aluminum ((CH₃)₃Al, TMA) and molecule oxygen (O₂) as source species and a tungsten wire as a catalyst. The tungsten catalyst decomposed TMA at about 600 °C. The typical deposition rate was 18 nm/min for catalyst temperature of 1000°C and substrate temperature of 800°C and 6.5nm/min for substrate temperature of 400°C. MIS diodes were fabricated with the alumina gate on 32.5 nm thick amorphous film deposited at substrate temperature of 400 °C. The capacitance measurement resulted in a relative dielectric constant of 7.4, fixed charge density of 1.74×10¹² cm⁻², a slight hysteresis voltage as 0.12V and very few interface trapping charges. The leakage current was 5.01×10⁻⁷ A/cm² at bias voltage of 1V.

Keywords: Cat-CVD, High-k, Alumina, Al₂O₃, Interface trap density, Fixed charge density, MOS diode, C-V characteristics, I-V characteristics, Leakage current

1. まえがき

近年の急速な ULSI の高集積化にともない、MOSFET のゲート絶縁膜の薄膜化により、現在のゲート膜である SiO₂ は使用の限界に達し、それに代わる高誘電率 (high-k) 膜の開発が急務となっている¹⁾。high-k 膜として Si₃N₄、Al₂O₃、ZrO₂、HfO₂、TiO₂、Ta₂O₅ やシリケートなどが検討されているが、それぞれに解決すべき課題が多い。中でもアルミナ (Al₂O₃) は、他の材料に比べてやや誘電率が劣るもの、高誘電率²⁾、高温耐久性³⁾、高エネルギーギャップ^{4~5)}などの特長を有している点からゲート膜として適している。

一方、作製方法としては、熱 CVD 法⁶⁾、MOCVD (Metallorganic-CVD) 法⁷⁾、ALCVD (Atomic Layer CVD) 法^{8~11)}、PECVD (Plasma enhanced-CVD) 法¹²⁾などがあるが、前者の2つは高温成膜であり、PECVD 法は基板へのダメージの問題がある。ALCVD 法は、優れた方法であるが、成膜時間と装置が高価格であるという問題がある。本研究では、新しい CVD 法である Cat-CVD (Catalytic-CVD) 法の装置を設計、作製し、それを用いて、Si 結晶上へのアルミナの作製を触媒原理で初めて試みた。Cat-CVD 法は、原料ガスを加熱した金属線などで触媒分解し、膜成分を Si 基板上に堆積する

方法であり^{13~15)}、プラズマによるダメージがなく¹⁶⁾、界面トラップ密度が少なく¹⁷⁾、低温で成膜でき、装置が安価であるなどの特長を持つ。これらの利点から、Cat-CVD 法をアルミナ膜の作製へ応用できる可能性があるが、これに関する報告はされていない。そこで我々は、触媒にタンクステン線、原料種に N₂ バブリングした TMA ((CH₃)₃Al) と O₂ ガスを用い、Cat-CVD 法により Si (100) 基板上へのアルミナ膜の作製を試みた。

アルミナ膜を Si 単結晶上へ作製する条件を見出すために、触媒温度 (T_{cat})、基板ホルダー温度 (T_{sh})、圧力 (P_g)、TMA 流量 (FR(TMA))、O₂ 流量 (FR(O₂)) を広い範囲で変えて成膜した。膜質、結晶性、膜厚を X 線で測定し、評価した。MIS ダイオードを作製して、膜の電気的特性として、C-V 特性と I-V 特性を測定、評価、検討した。

2. 実験

作製した Cat-CVD 装置の概観図を Fig. 1 に示す。原料ガスを供給するためのシャワーヘッドはチャンバー上面に置き、基板ホルダーはチャンバー底面に置いた。触媒体はシャワーヘッドと基板ホルダーの間に置かれ、触媒と基板との距離 (Sub-cat distance) は、0-100mm の

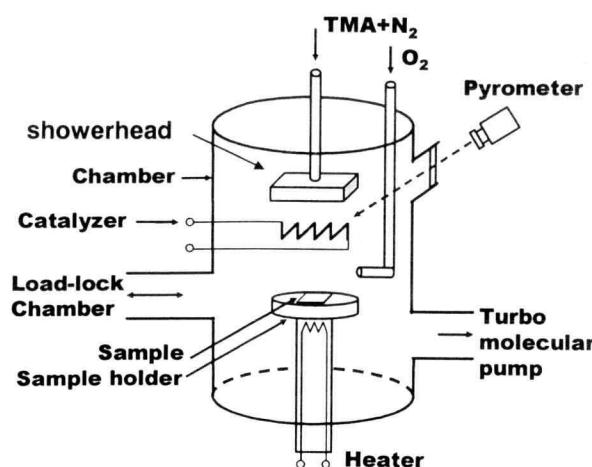


Fig. 1 Schematic illustration of Cat-CVD apparatus.

間で変化できる。ターボ分子ポンプは、下側面に位置し、シャワー・ヘッドから供給された原料ガスは、試料に向かって流れるように設計した。成膜前のチャンバーの真空間度は 10^{-5} Pa のオーダーであった。Si 基板上へのアルミナ膜の作製は、N₂ バブリングされた 24°C 付近の TMA をシャワー・ヘッドから触媒体へ供給し、また O₂ を試料表面付近に供給することにより行った。触媒体は、シャワー・ヘッドと同程度の面積の 26 × 80 mm にジグザグに配線した。触媒体のフィラメントとして、直径 0.2 mm のタンゲステン線を使用した。触媒体の温度は、石英窓を通して、放射温度計で測定した。Si 試料は、ロードロックチャンバーからトランスマルチロッドでチャンバー内に挿入した。試料は基板ホルダーの抵抗により加熱し、その温度は熱電対により測定した。試料として P 形、CZ(100)、10Ω cm、6 inch の Si ウエーハを、2 × 2 cm にスクライプしたものを使用した。試料表面の自然酸化膜を除去するために、10% HF によりエッチング後、チャンバーに入れた。成膜は Table 1 の条件で行い、触媒体温度依存性、基板-触媒体間隔依存性の実験以外は、 $T_{cat}=1000^{\circ}\text{C}$ 、Sub-cat distance=40 mm で行った。膜の評価として、アルミニウム原子を蛍光 X 線(XRF)(PW2404、Philips)で、結晶性を X 線回折(XRD)(ATX-G、Rigaku)で、膜厚を X 線反射率(XRR)(ATX-G、Rigaku)で評価した。Al 電極(面積 $1.96 \times 10^{-3} \text{ cm}^2$)の MIS ダイオードを作製し、C-V 特性(DLS-83D、Semilab)から膜の比誘電率、固定電荷密度、可動イオン、界面状態を求めた。リーク電流は、パラメータアナライザ(4156B、HP)で I-V 特性を測定することによって求めた。

Table 1 Parameters of deposition

触媒体温度(T_{cat})	600-1400 °C
基板ホルダー温度(T_{sh})	400-960 °C
圧力(P_g)	2-300 Pa
TMA 流量(FR(TMA))	1.5 sccm
O ₂ 流量(FR(O ₂))	1.5-5 sccm
基板-触媒体間隔(Sub-cat distance)	40-70 mm
成膜時間(Deposition time)	5 min

3. 結果と検討

3.1 作製プロセス条件と膜質評価

本実験で作製した薄膜中のアルミニウム含有量を、蛍光 X 線(XRF)により測定を行った。Fig. 2 は、膜厚の異なるいくつかの試料に対するアルミニウムの蛍光 X 線強度をアルミナ膜厚に対してプロットしたものである。

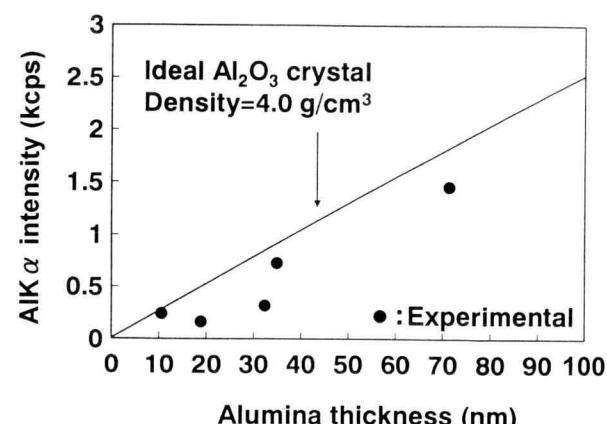


Fig. 2 X-ray fluorescence counts of Al v.s. alumina films thickness.

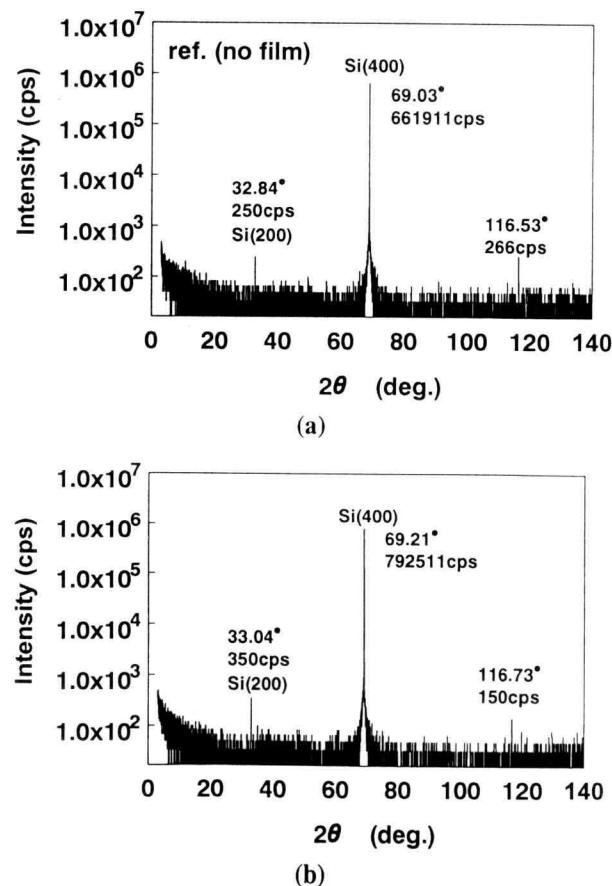


Fig. 3 X-ray diffraction pattern measured for (a) Si(100) (ref. no film) and (b) alumina thin film deposited by Cat-CVD on Si (100) crystal.

同図にはアルミナ単結晶の膜厚依存性も示してある。本試料の Al量は単結晶(実線)より少ないことが分かる。例えば、本稿末で述べる MIS ダイオードの作製条件での、基板温度 400°C で成膜した 32.5nm のアルミナ膜の強度は 0.31kcps であった。単結晶は 0.84kcps であり、単結晶の 1/3 程度の Al が膜中に含まれていることが分かった。

アルミナ膜なしの Si(100) の XRD 回折パターンを Fig. 3(a) に、アルミナ膜を付けた試料のパターンの一例を Fig. 3(b) に示す。(200) と(400) のピークは、基板である Si(100) 結晶の回折 X 線である。(a) と(b) のパターンが同じであることが分かる。単結晶 Al_2O_3 は 20° または 40° 付近にピークが観測されるはずであるが、ピークは観測されていない。従って完全単結晶、多結晶ではない。微結晶を含む可能性があるかもしれないが、基本的にはアモルファスと言える。

Fig. 4 は、基板温度 800°C での触媒温度に対する膜厚の測定結果を示す。触媒温度が増加するにつれて、膜厚が急激に増加することが分かる。800°C の基板ホルダー温度よりも低い触媒温度でも、膜厚が触媒温度に強く依存しており、タンゲステンフィラメントが触媒体として働いていることが分かる。FR(TMA)=5sccm、FR(O_2)=3sccm の雰囲気中において、触媒体を使用しなかった場合、膜厚 10.8nm の膜が得られた。この膜は 800°C の基板自身によって形成された膜と考えられる。このことから、元の値から 10.8nm 差し引き、正味の触媒効果を Fig. 4 中に“修正カーブ”として示した。図から、約 600°C から TMA の分解が始まることが分かる。

成膜における基板温度の効果を知るために、基板ホルダー温度に対する膜厚の変化の測定結果を Fig. 5 に示す。基板ホルダー温度が 800°C までは増加傾向を示すが、それより高い温度では、図中に見られるように、急激に膜厚が減少した。これは、基板ホルダー温度 927°C で成膜した試料の膜厚が数 nm 程度で、表面に

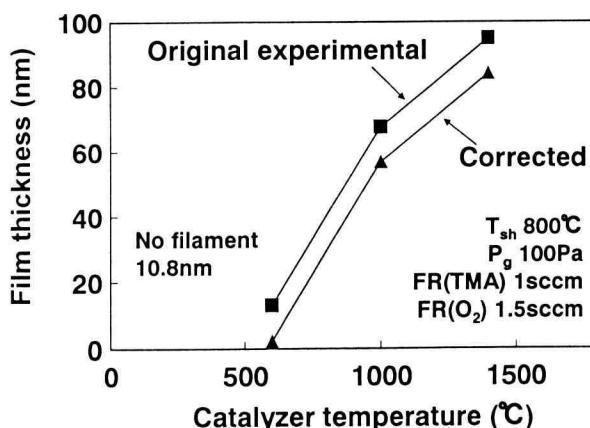


Fig. 4 Film thickness as a function of catalyzer temperature.

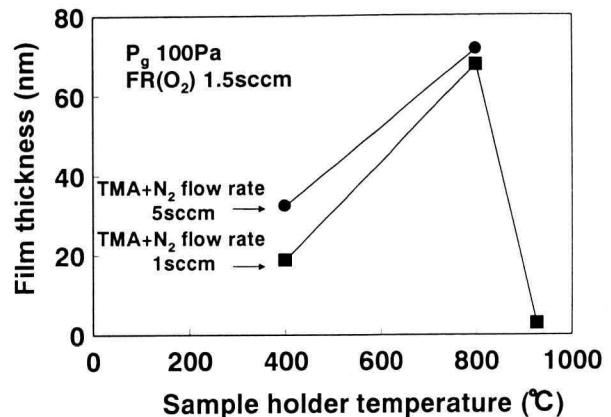


Fig. 5 Deposited film thickness v. s. substrate holder temperature.

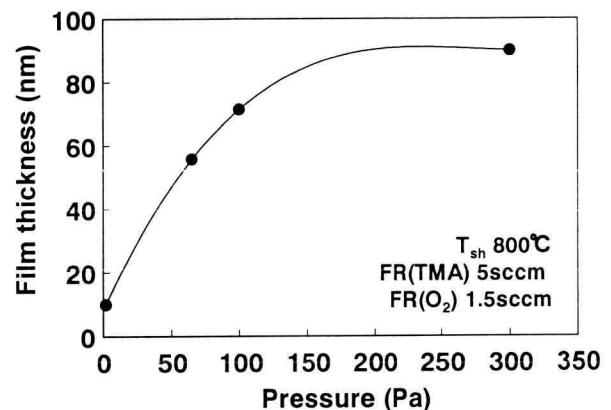


Fig. 6 Deposited film thickness as a function of total pressure.

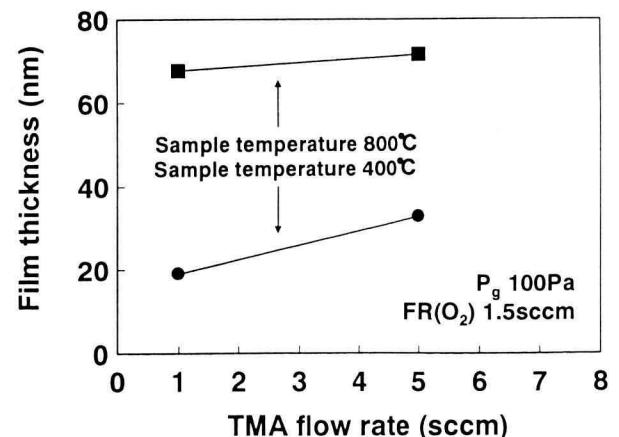


Fig. 7 Deposited film thickness v. s. TMA flow rate.

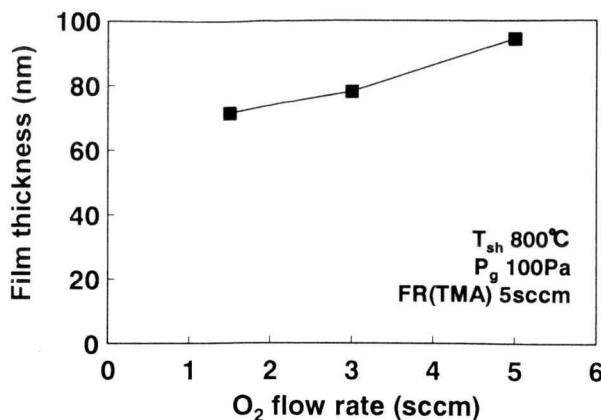
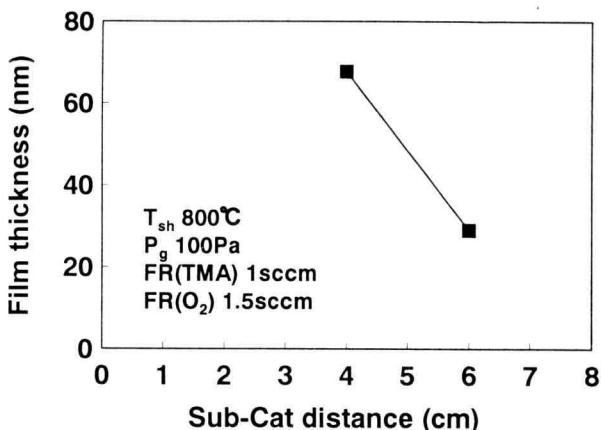
Fig. 8 Deposited film thickness v. s. O₂ flow rate.

Fig. 9 Deposited film thickness v.s. sub-cat distance.

色むらがあり、膜が粉末になるなどの経時変化を起こした。酸素を入れないで、TMA だけで成膜した膜と同様な経時変化を起したことから、成膜中に酸素の欠乏が生じたと考えられる。

TMA、O₂、N₂ を含む全圧に対する膜厚の変化の測定結果を Fig. 6 に示す。図に見られるように膜厚は圧力に強く依存するが、約 200Pa で飽和する。この飽和はアルミナを形成するための原料がチャンバー内に十分満たされていることを意味する。このときの成膜速度は 18nm/min である。

TMA 流量と膜厚の関係の測定結果を Fig. 7 に示す。膜厚の TMA 流量への強い依存性は見られなかった。これもまた、TMA が十分に供給されており、飽和領域にあると考えられる。

O₂ の流量変化に対する膜厚の変化の測定結果を Fig. 8 に示す。O₂ の流量には、わずかに依存性が見られた。タンゲンステンフィラメントの耐酸化性については、全圧力 100Pa、FR(O₂)=1.5sccm、FR(TMA)=1sccm、T_{cat}=1000°C の条件下において、5-7 回の成膜で断線し、酸素の流量を上げると寿命がさらに短くなった。

基板-触媒間隔の膜厚への効果を Fig. 9 に示す。基

板が触媒に近づくほど膜厚は増すが、6cm においても 29nm の膜が形成されたことから、触媒の輻射熱による基板表面温度の上昇の影響を受けにくい、より離れた位置での成膜もまた可能であることが分かった。

3.2 アルミナゲート MIS ダイオード特性

T_{cat}=1000 °C、P_{sh}=400 °C、FR(TMA)=5sccm、FR(O₂)=1.5sccm、P_g=100Pa で Si 基板上に作製した膜厚 32.5nm (EOT=17.1nm) のアルミナ膜に、電極面積 1.96×10^{-3} cm² (直径: 500 μ mΦ) の Al 電極を蒸着し、Fig. 10 のような構造の MIS ダイオードを作製した。それに対する C-V 特性 (測定周波数 1MHz) の測定結果を Fig. 11 に示す。図に見られるように、フラットバンドにおけるヒステリシスは、0.12V と比較的小さく、良好な C-V 特性が得られた。ヒステリシスが少ないことから、膜中の可動イオンが少ないと分かる。また 2 つのカーブが平行に見えることから、界面トラップによるチャージの出入りは、電荷を捕獲するための界面トラップが少ないことを意味する。蓄積容量から比誘電率は 7.4 が得られた。これはアルミナの比誘電率 9 より小さい。これは Alumina/Si の界面に SiO₂ が生成されたことと、膜の構造が不完全のためと考えられる。-1.38V のフラットバンドシフトから、固定電荷密度 1.74×10^{12} cm⁻² が得られた。

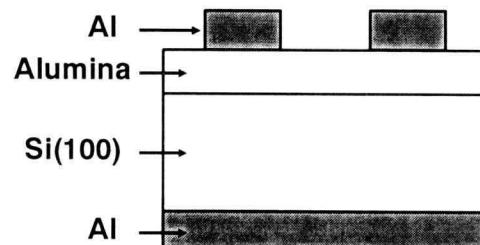


Fig. 10 Schematic illustration of MIS diode fabricated.

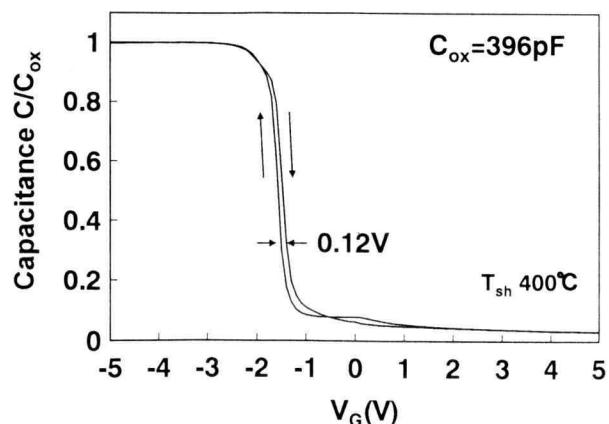


Fig. 11 C-V characteristics measured for MIS diode with alumina gate.

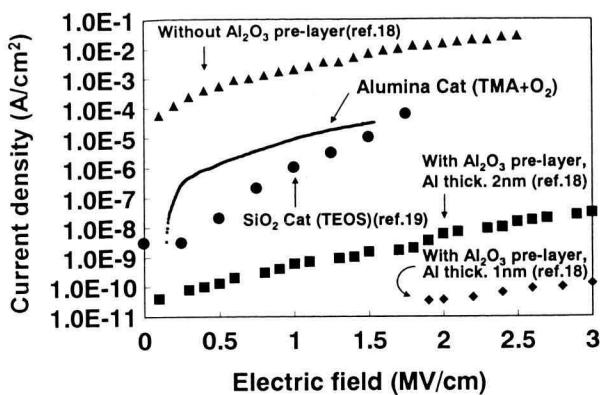


Fig. 12 I-V characteristics of alumina MIS gate with Cat-CVD(TMA+O₂), Al₂O₃ gate with Al₂O₃ Pre-layer¹⁸⁾ and SiO₂ gate by Cat-CVD with TEOS^{19).}

上と同じ MIS ダイオードに対する I-V 特性の測定結果を電界に対して、Fig. 12 の実線で示す。1V におけるリーク電流は $5.01 \times 10^{-7} \text{ A/cm}^2$ であった。また、図中には比較のために、電界に対する電流密度の関係として、石田らの予備堆積法を用いて MBE で作製した Al₂O₃ 膜の I-V 特性¹⁸⁾と ULVAC の TEOS を用いて作製した SiO₂ 膜の I-V 特性¹⁹⁾をプロットした。石田らの報告は、Al₂O₃/Si 界面に予備層を用いると I-V 特性がよくなるという界面に関する報告であり、ULVAC の報告は、原料を TEOS から SiH₄ に変えることで SiO₂ 膜の I-V 特性がよくなったという原料に関する報告である。このことから我々の結果に対しても Alumina/Si 界面に関する問題、または膜の中への C の混入がリーク電流に影響しているのではないかと考えられる。

4. あとがき

原料として TMA と O₂ を用いた、触媒形装置である Cat-CVD 装置を設計、製作した。それを用いて Si(100) 上にアルミナ膜を作製した。成膜速度は触媒温度に強く依存し、タンゲステンフィラメントは約 600°C から TMA を分解し始めることが分かった。成膜速度は、基板温度にも強く依存するが、基板温度 800°C、触媒温度 1000°Cにおいて 18nm/min が得られ、基板温度 400°C で 6.5nm/min が得られた。膜厚 32.5nm、電極面積 $1.96 \times 10^{-3} \text{ cm}^2$ のアルミナゲートの MIS ダイオードを作製した。その C-V 特性の測定結果から比誘電率 7.4、ヒステリシス電圧 0.12V、フラットバンドシフト-1.38V であった。固定電荷密度は、 $1.74 \times 10^{12} \text{ cm}^{-2}$ が得られた。また、I-V 特性から 1V におけるリーク電流密度は、 $5.01 \times 10^{-7} \text{ A/cm}^2$ であった。

5. 謝辞

本研究の装置作製でご指導を頂きました北陸先端科学技術大学院大学の松村英樹教授、和泉亮博士(現:九州工業大助教授)、増田淳博士、河西弘人博士(現:ソニー株)に深謝します。

XRF 測定の御便宜をはかつて頂きました東京工業大学、フロンティア創造共同研究センターの石原宏教授、會澤康治博士に深謝致します。

6. 参考文献

- 1) 財満, 安田, 応用物理 70, (2001)1050
- 2) R. D. Shannon, J. Appl. Phys., 73(1993)348
- 3) K. J. Hubbard, D. G. Schlom, J. Matte. Res., 11(1996)2757
- 4) J. Robertson, J. Vac. Sci. Technol., B18(2000)1785
- 5) S. Miyazaki, J. Vac. Sci. Technol., B19(2001)2212
- 6) M. Ishida, I. Katakebe, and T. Nakamura, Appl. Phys. Lett., 52(1998)1326
- 7) K. Saada, M. Ishida, T. Nakamura, Appl. Phys. Lett., 52(1998)1672
- 8) G. S. Higashi, C. G. Fleming, Appl. Phys. Lett., 55(1989)1963
- 9) E. P. Gussv, M. Copel, E. Cartier, M. A. Gribelyuk, Appl. Phys. Lett., 76(2000)176
- 10) M. Ritala, K. Kukli, A. Rahtu, P. Raisanen, M. Leskela, T. Sajavaara, J. Keinonen, Science, 288(2000)319
- 11) D. G. Park, H-J. Cho, K-Y. Lim, C. Lim, I-S. Yeo, J-S. Roh, J. W. Park, J. Appl. Phys., 89(2001)6275
- 12) T. Klein, D. Niu, G. Parsons, Mat. Res. Soc. Proceedings 567(2000)445
- 13) H. Matsumura, H. Tachibana, Appl. Phys. Lett., 47(1985)833
- 14) H. Matsumura, Jpn. J. Appl. Phys., 25(1986)L949
- 15) A. H. Mahn, J. Carapella, B. P. Nelson, R. S. Crandall, J. Appl. Phys., 69(1991)6728
- 16) Y. Miyoshi, Y. Nashimoto, Extended Abstract of the International Pre-Workshop on Cat-CVD(Hot-Wire CVD)Process, Kanagawa(2000)57
- 17) T. Umeda, Y. Mochizuki, Y. Miyoshi, Y. Nashimoto, Thin Solid Films, 395(2001)266
- 18) 古字, 星, 三浦, 鄭永, 澤田, 石田, 応用物理学学会予稿集 (1999) 709
- 19) K. Saito, Y. Uchiyama, K. Abe, Proceeding on 2nd International Conference on Cat-CVD Process (2002)341