

接触電位差による Si ウエーハ表面層評価

・荻田陽一郎¹ 山口昌一²

¹ 電気電子工学科

² 大学院工学研究科電気工学専攻

Silicon Subsurface Evaluation with Contact Potential Difference

Yoh-Ichiro OGITA¹⁾ and Masakazu YAMAGUCHI²⁾

Abstract

Non-contacting evaluation method using contact potential difference is developed for evaluating subsurface property of silicon wafers. Measured contact differences for n- and p-type silicon crystals were well corresponding to that calculated. Positively and negatively charged surfaces of silicon wafers caused positive and negative contact potential difference, respectively. Contact potential differences well reflected damage induced in 200nm depth due to H₂⁺ ion implantation. Contact potential differences reflected microroughness and damage induced by chemomechanical polishing. Influence of Mo and Fe contaminant introduced into epilayer of epitaxial Si wafers was detected to change contact potential difference. Finally, we conclude that contact potential difference measurements enable to reveal crystalline property in silicon subsurface.

Keywords: Contact potential difference, Work function, Silicon wafer, Subsurface, Subsurface characterization, Epitaxial wafer, Subsurface damage, Contamination characterization

1. まえがき

ULSI の高集積化について、MOS デバイスのゲート絶縁膜厚みは薄くなる。その薄膜化により、その絶縁膜の絶縁耐性が重要な問題となる。それら膜は Si ウエーハの表面層に作製される。したがって、その表面層の①結晶欠陥、②重金属汚染、③鏡面研磨残留ダメージ、そして④表面のマイクロラフネスがそれら膜の絶縁耐性を劣化させることが分かっている。これらは、絶縁膜を作製する前の Si ウエーハの表面層の結晶性の問題である¹⁾⁻²⁾。したがって、表面、表面層の厳密な評価が必要となる。さらに ULSI MOS デバイスは、表面層に上記①③④の問題がない p/p⁺, n/n⁺エピタキシャルウェーハの使用もなされているが、基板ドーパントのエピ層への外方拡散、また、エピ層の微小な欠陥の存在、エピタキシャル成長における重金

属汚染、ウェーハ価格が高いなどの課題がある。さらに、将来は、低消費電力化と高速化の要求により、SOI ウェーハが使用されるトレンドにある。SOI では、デバイス作製領域は 10–20nm と極端に薄い。したがって、これら極めて薄い表面層を評価する必要があり、その評価法の開発が強く要求されている。しかしながらそのような表面層をしかも表面と区別して評価することは極めて難しい。しかも表面層を評価するのであるので、非接触、非破壊な評価法が強く望まれる。市販の SPV 法の装置³⁾は励起波長が長くバルクの影響を多分に含み表面層を評価できない。SiO₂ 膜を生成し、その上にコロナチャージを載せる COCOS 法⁴⁾は、Si 上に SiO₂ 膜を生成するため破壊法であり、評価対象が SiO₂ 付に限られる。

本研究室では p/p^+ や n/n^+ エピ層や表面層を非接触、非破壊で測定できる UV/ミリ波 PCD (Photoconductivity decay) 法⁵⁾ および UV/ミリ波 PCA (Photoconductivity amplitude) 法⁶⁾ を開発し製品化してきた。これら方法は UV 光励起と ps-ns オーダー時間領域測定の組み合わせにより極表面層を評価できることを示してきた^{1, 2, 5, 6)}。また、通常ウェーハの表面層を評価できる Blue laser /microwave PPCA (Pulse photoconductivity amplitude)⁷⁾, Blue-laser/Microwqave PCF (Photoconductivity frequency response: 光導電周波数) 法⁸⁾ や Blue laser/microwave photoconductivity phase response: 光導電位相差) 法⁹⁾を提案し、その表面層を評価してきた。本研究では、さらにナノメーターオーダーの極表面層を評価する目的で、接触電位差(仕事関数差)の非接触測定¹⁰⁾による評価法を提案する。本稿では接触電位差の測定原理と測定法について述べ、接触電位差がフェルミレベルに応答しているかを確認する2つの実験について述べる。表面層に非常に僅かなダメージを生成した水素イオン注入 Si ウェーハを接触電位差法で測定し、上記した他方法の測定結果と比較し、接触電位差が表面層の情報を反映しているか検討する。また、市販レベル Si ウェーハを CMP (Chemomechanical polishing) で鏡面研磨時の接触電位差法を測定し、他の方法で測定した結果と比較し、特に、接触電位差と表面マイクロラフネスと研磨圧力との関係を検討する。

2 測定原理

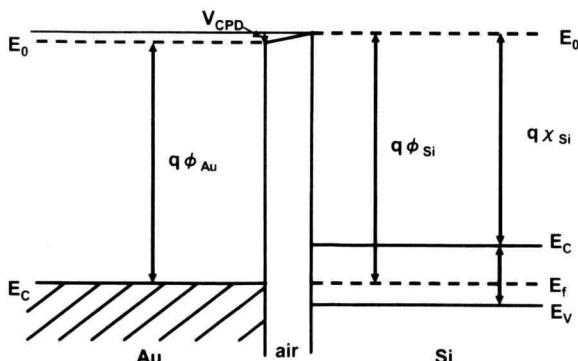


Fig. 1 Energy band diagram for explaining V_{CPD} .

Fig. 1 に一例として、シリコン単結晶上に空気を介して金属電極を置いたときのエネルギー-band 図を示す。仕事関数差が接触電位差 V_{CPD} となる。シリコンの表面の組成、構造などが変化すると、シリコンの表面の仕事関数が変化する。したがって、 V_{CPD} もそれに応じて変化する。シリコンの表面層に組成や構造変化があったときも表面の仕事関

数が影響を受けることが推定される。したがって、本方法でシリコンの表面層を評価できる。接触電位差の測定法の原理を Fig. 2 に示す。図で、 V_{CPD} は接触電位差、C は電極と試料間の容量で

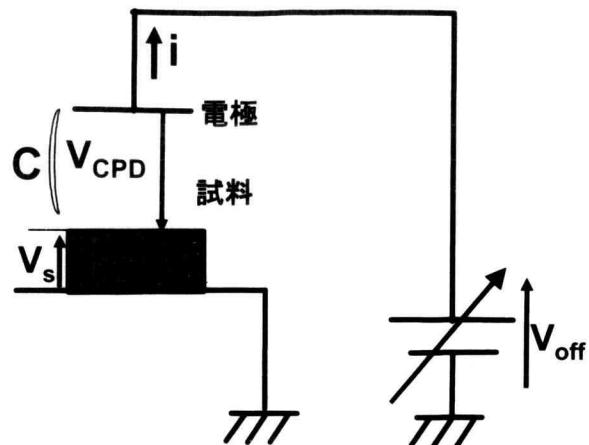


Fig. 2 Measurement circuit for measuring V_{CPD} .

$$i = \frac{dQ}{dt} = \frac{dCV_{cpd}}{dt} \quad \text{---(1)}$$

$$V_{cpd} = V_{off} \quad \text{---(2)}$$

Table 1 Comparison between measured and calculated V_{CPD} for p- and n-type Si.

	p形 0.02Ωcm	n形 0.09Ωcm
測定 V_{CPD}	0.58V	-0.12V
仕事関数 (計算)	5.11eV	5.06eV
仕事関数差	0.53eV	-0.48eV

ある。電極を振動させることで、変位電流 i が流れる。これは式(1)で与えられる。この電流が0になるように外部から V_{off} を加えたとき、 $V_{CPD}=V_{off}$ となり、 V_{off} の値から V_{CPD} を測定できる。実際の測定は、闇箱をかねたシールボックス内に上記電極、試料を置くことにより行った。

3 n形、p形の仕事関数測定

本方法の妥当性を確認するために、n 形および p 形 Si(100)(ミラー面)シリコンの接触電位差を測定した。仕事関数差は抵抗率から計算で求めた(ここで、金の仕事関数を4.58eV とした)。それらの結果を Table 1 に示す。p 形、n 形それぞれの測定された V_{CPD} は p 形でプラス、n 形でマイナスとなり、表の仕事関数差の計算値と一致した。値

が一致しないのは、ピンニング効果と金電極の仕事関数の誤差によるものと考えられる。金電極の仕事関数値を調整しても p, n の両者で同時に V_{CPD} と仕事関数差が完全に一致しないことから、少なくともピンニング効果があるといえる。P 形では、フェルミレベルは空乏側に 0.03V だけずれてピンニングしている。n 形では、空乏側に 0.254V だけずれてピンニングしていると言える。したがって、ピンニング、金電極の誤差を考慮にいれて、測定された V_{CPD} は、仕事関数差を測定していると結論できる。

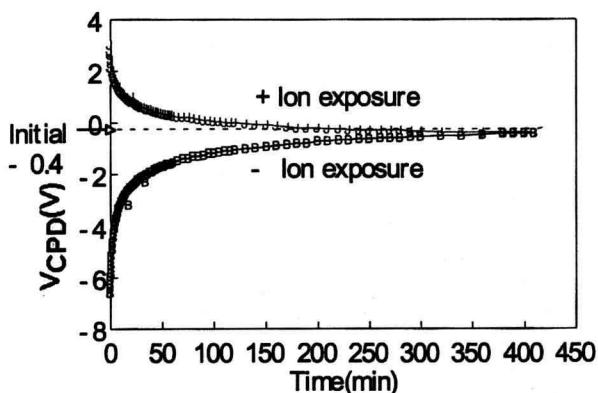


Fig. 3 Contact potential difference measurements for positive-or negative charged surface of Si.

4. イオン晒しシリコンの接触電位差測定

p 形シリコンミラー面の表面に+または-のイオンを帯電させ、その後、大気中に放置した時の V_{CPD} の経時測定結果を Fig.3 に示す。図には、+帯電と-帯電の結果と同じ図に示している。帯電は 10kV で大気を無声放電し、 N_2^+ または N_2^- イオンを生成し、シリコン表面をそれに晒すことにより行った。帯電前の V_{CPD} は -0.4V であった。図から、晒し直後では、+帯電のときは+の V_{CPD} が、-のときは-の V_{CPD} が測定されたことから、 V_{CPD} が表面の電位を良く反映していることが分かる。また、時間経過とともに、表面の電荷が大気中の電荷をとりこみ、もとのピンニングの電位に戻っていく様子が良く分かる。

5. H_2^+ イオン注入ダメージの測定

表面層が接触電位差に反映するか実験を試みた。表面層の状態を変える手段として、水素原子をイオン注入して、ごく僅かな結晶欠陥を表面層に生成した。試料サブストレートは p 形、 $10\Omega\text{cm}$ 、(100)面をもつ Si ウェーハである。表面はミラーリ仕上げで、ラフネスは市販レベルである。表面には 400nm の熱酸化膜が付いている。その試料に、

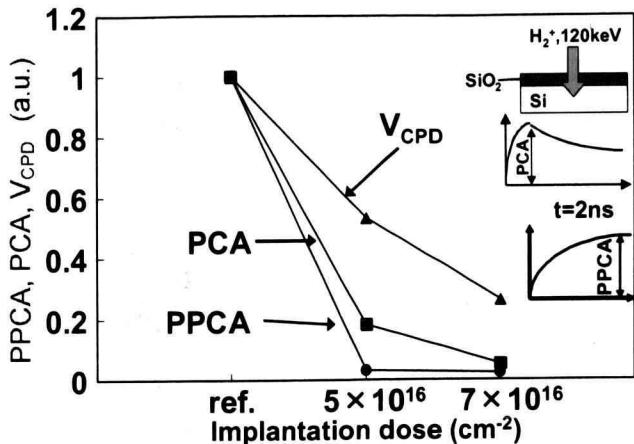


Fig. 4 PCA, PPCA, V_{CPD} vs. H_2^+ ion dose.

加速電圧 120kV で、 H_2^+ 水素イオン注入した。それで導入された欠陥深さは 210nm であることが SIMS 測定から分かっている⁸⁾。また、それが欠陥であること、断面 TEM 測定から分かっている⁸⁾。 V_{CPD} の絶対値はドーザ量の増加とともに、1.44V, 0.68V, 0.22V と変化した。この V_{CPD} は、金電極と酸化膜表面間の電圧であるが、その距離が 1mm で、酸化膜厚みの 400nm より極めて大きいので、その電圧は金電極とシリコン表面の電圧と等価である。 $10\Omega\text{cm}$ から計算で求めた V_{CPD} は 0.33V であり、実験値の 1.44V は 1.11V だけ、反転側にずれてピンニングしている結果となった。ドーザ量 $5 \times 10^{16}\text{cm}^{-2}$ のとき、空乏側に 0.35eV だけずれてピンニング、 $7 \times 10^{16}\text{cm}^{-2}$ では、逆に蓄積側に 0.11V だけずれてピンニングしている結果となった。すなわち、注入量の増加とともに、Si 側の仕事関数は反転から蓄積側に変化していることがわかった。測定 V_{CPD} をドーザ量に対して示す（最大値で規格化）と Fig. 4 のようになる。ドーザ量の増加とともに V_{CPD} は変化するのは、PCA, PPCA と同様であるが、中間のドーザ量に対しても

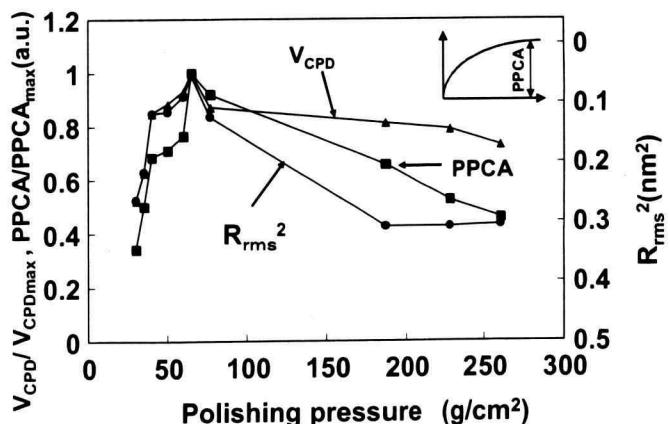


Fig. 5 PPCA and V_{CPD} measured as a function of polishing pressure.

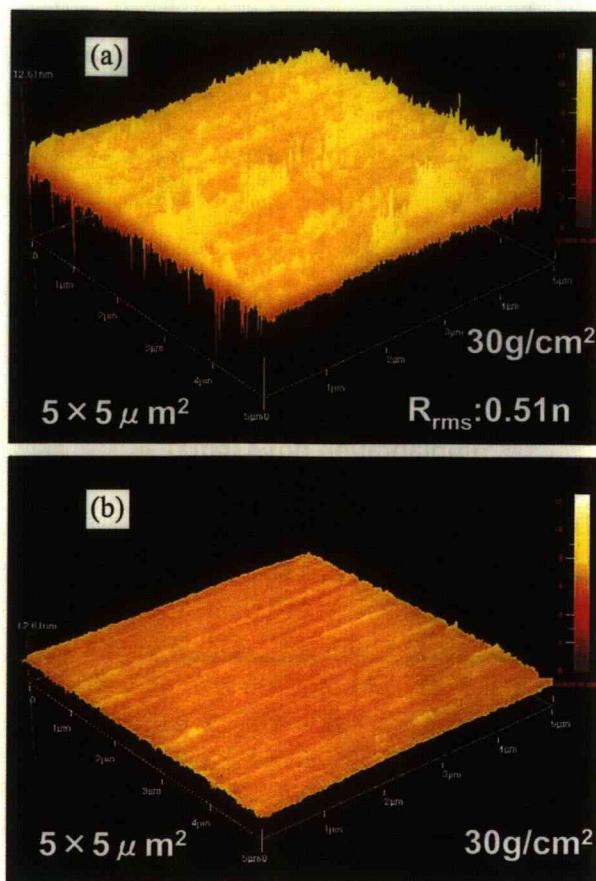


Fig. 6 AFM images, (a) Actual image, (b) Image filtered by special wave length of 55nm.

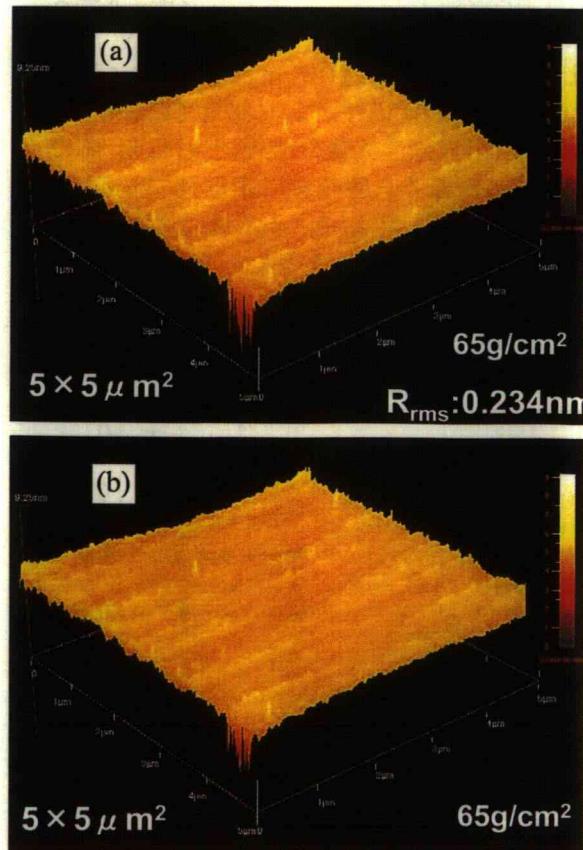


Fig. 7 AFM images, (a) Actual image, (b) Image filtered by special wave length of 55nm.

V_{CPD} はそれに対応して変化しており、他のキャリ

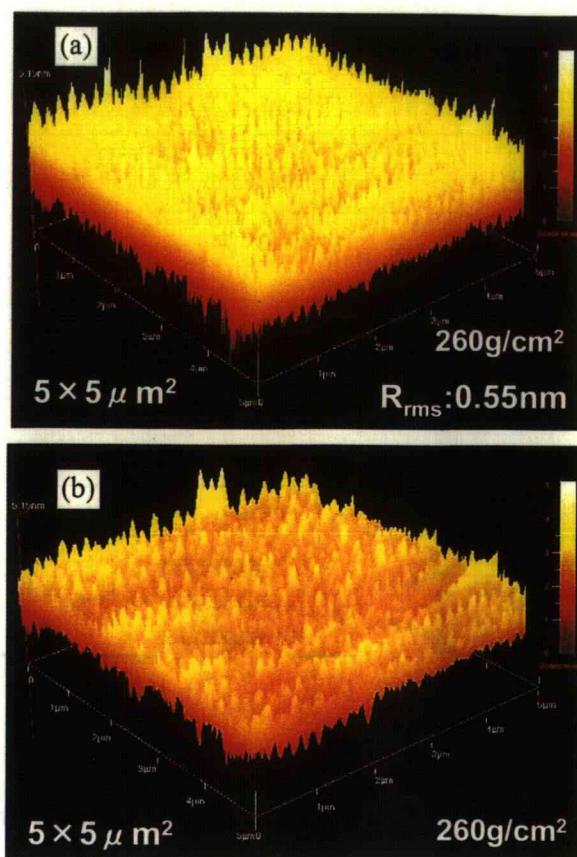


Fig. 8 AFM images, (a) Actual image, (b) Image filtered by special wave length of 55nm.

ヤライフタイムに基づく PCA、PPCA と異なっている。つまり、ライフタイムはわずかな欠陥で大きく値を変るが、 V_{CPD} は欠陥が大きい領域でも欠陥のが、 V_{CPD} は欠陥が大きい領域でも欠陥の度合いを反映することが分かった。

6 鏡面研磨 Si の接触電位差測定

接触電位差は上記のように、表面・表面層の情報を反映していることが分かった。そこで、鏡面研磨時の V_{CPD} を測定した。 $10 \Omega \text{ cm}$ 、(100)面、 $R_{\text{rms}} \approx 0.1 \text{ nm}$ の市販レベル Si ウェーハを $3 \times 4 \text{ cm}$ にカットしたものを試料として用いた。その試料を $25 \text{ nm } \phi$ のスラリー($\text{PH}=9.8$)で、 60 rps で、 20 s 間、圧力を $30-260 \text{ g/cm}^2$ と変化させて研磨した。研磨圧力に対する V_{CPD} の測定結果 Fig. 5 に示す。同図には PPCA の測定結果、表面マイクロラフネスの 2 乗の測定結果も描いてある。図のように、 $30-77 \text{ g/cm}^2$ の研磨圧力領域では V_{CPD} 、PPCA がラフネスと同様な振る舞いをするのが分かる。 $187-260 \text{ g/cm}^2$ の領域では、ラフネスは変化していないのに、 V_{CPD} と PPCA は減少している。Fig. 6-8 に 30 g/cm^2 、 65 g/cm^2 、 260 g/cm^2 のそれぞれの AFM 像を示す。図における(a)は測定 AFM

像、(b)は55nm の空間波長でフィルタリング(高い空間周波数成分を除去)したあとの像である。30g/cm²では、フィルタリング後では低い空間周波数よりも高い空間周波数が支配的であることが分かる。65g/cm²では、フィルタリング前後で像はほとんど変わらないので、高い空間周波数も低い空間周波数(例、125nm)も少ないことが分かる。260g/cm²では、高い空間周波数を除去しても、凹凸

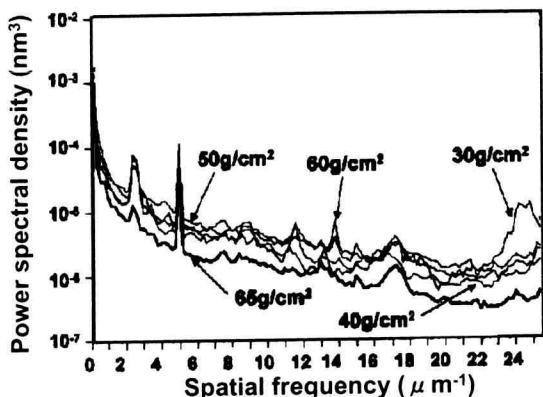


Fig. 9 Power spectral density for polishing pressure of 30—65g/cm².

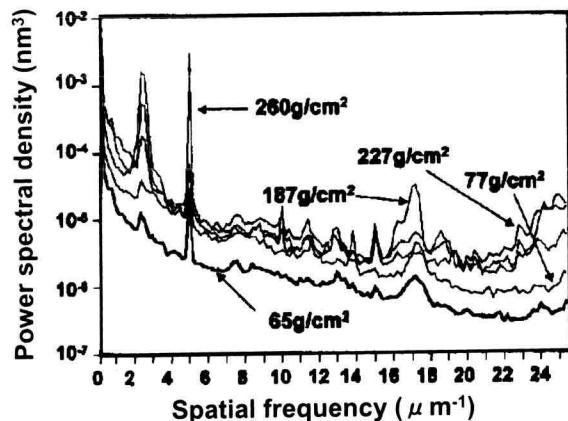


Fig. 10 Power spectral density for polishing pressure of 65—260g/cm².

がみられるので、高い周波数成分よりも低い周波数成分が多いことが分かる。Fig.9 に30—65g/cm²の PSD(Power spectra density)を、Fig. 10 に65—260g/cm²の PSD を示す。30—65g/cm²では、高い空間周波数成分の研磨圧力に対する変化が多い。そこで、PPCA、V_{CPD} の変化はその高い空間周波数によって変化したことが分かる。つまり、PPCA、V_{CPD} は高い空間周波数成分を反映している。77—187g/cm²では、Fig.10 の PSD に見るように、高い空間周波数成分の変化が大きい。したがって、その領域では、PPCA、V_{CPD} が減少傾向を示したと言える。187—260g/cm²領域では Fig. 10 に見るように、高い空間周波数成分は変化して

Table 2 Contaminant concentration and energy level measured by DLTS.

SAMPLE NAME	CONTAMINANT	CONTAMINANT CONCENT. (cm ⁻³)	ENERGY LEVEL (eV)
A	Mo	5 × 10 ¹¹	E _v +0.3
B	Mo	6 × 10 ¹²	E _v +0.3
C	Mo	7 × 10 ¹²	E _v +0.3
	Fe	6 × 10 ¹¹	E _v +0.43

いない。にもかかわらず、PPCA、V_{CPD} が変化しているのは、圧力が高いために表面層に研磨ダメージが生成されたためと考えられる。

7. エピタキシャルウェーハのエピ層の評価

本章では、V_{CPD} がエピタキシャルウェーハのエピ層の重金属汚染を反映するかの実験を試みた。用いた試料はエピ層抵抗率10—20Ω cm、基板抵抗率0.002Ω cm、エピ層厚9—10 μmの p/p+エピウェーハである。測定にはエピ層の汚染濃度が異なるサンプル名 A,B,C の 3 枚のエピタキシャルウェーハ試料を用いた。Table 2 に DLTS で測定された、汚染原子、汚染原子濃度、汚染原子のエネルギーレベルを示す。V_{CPD} の測定結果を Fig. 11 に示す。また、

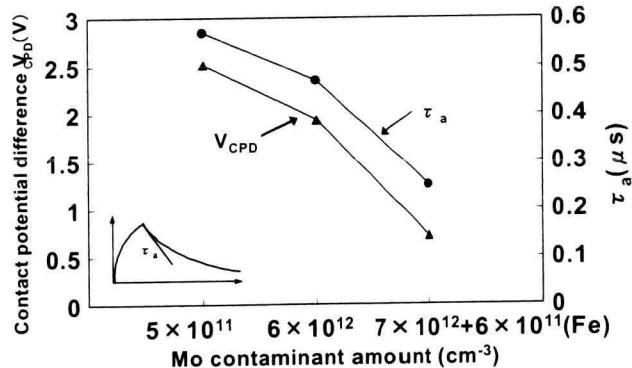


Fig. 11 V_{CPD} and τ_a v.s. contaminant amount.

同図には UV/ミリ波 PCD 法で測定した光励起直後 ($t=0$ —100ns)の初期ライフタイム τ_a の結果も比較のために描いてある。図に見るよう、V_{CPD} は汚染濃度ともに変化し、その変化は τ_a とよく一致することが分かる。C 試料で、V_{CPD}、 τ_a とも、大きく減少しているのは、C 試料では Mo に加えて、格子間位置に Fe が見出され。Mo と Fe の両方が混入しているからである。Mo も格子間 Fe も再結合中心になることが知られている^[12]。このように、V_{CPD} はエピ層の汚染濃度をよく反映することが分かった。p 形 Si 中の Fe は B(ホウ素)と結合した、いわゆる、Fe-B コンプレックスを生成して存在していることが通常知られている。本試料では、DLTS により、Fe-B ペアは検出できなかった。これは、Mo が混入しているときには、その Mo

が Fe-B ペア生成を阻害するように作用していると考えられるが、不明である。

A, B, C の試料で、 V_{CPD} は 2.52, 1.94, 0.72V と反転側にフェルミレベルがシフトしていることが分かる。4で前述した酸化膜付 H_2^+ イオン注入試料もドーズ量で 1.44, 0.68, 0.22V と変化した。これらの結果も、フェルミレベルが反転側にシフトしていることが分かる。これは、酸化膜中の正の固定電荷が関与しているものと考えられる。また、 H_2^+ イオン注入の結果では V_{CPD} が欠陥増加とともに減少し、また、汚染試料では汚染量とともに V_{CPD} は減少した。

8. あとがき

接触電位差の非接触測定から、半導体、特にシリコン単結晶の極表面層を評価する目的で、接触電位差測定系のセットアップと測定・評価を行った。

p 形、n 形 Si 単結晶の接触電位差、Si 単結晶表面に + または - イオンを帯電させたときの接触電位差を非接触的に測定した。また、ウェーハ鏡面研磨時そしてエピ層に重金属汚染されたエピタキシャルウェーハの接触電位差を測定した。その結果、次のような結論を得た。

- (1) p 形、n 形の計算仕事関数に近い接触電位差が測定された。しかし、数値的に完全には一致しなかった。それは、ピンニングにより、表面のフェルミレベルがシフトしているためと考えられる。もし、そななら、接触電位差からそのピンニングのエネルギーを見出すことが可能であるといえる。
- (2) + イオンの表面帶電では、接触電位差はその電位により強制的にピンニングがはずれ、+ の接触電位差を示した。n 形イオンの帶電でも同様な結果となった。また、イオンが消滅後は元のピンニング電位に復帰した。
- (3) 水素イオンをシリコン単結晶表面に注入して、200nm を深さにわずかな欠陥を生成した試料の接触電位差を測定した。注入ドーズ量に依存して、接触電位差は変化した。200nm の深さの情報も表面のフェルミレベルに影響を与えることが分かった。したがって、接触電位差で表面層を評価できる可能性が示された。
- (4) シリコンウェーハを鏡面研磨しながら、接触電位差を測定したところ、高い空間周波数のマイクロラフネスに依存して接触電位差が変わることが分かった。また、表面層の研磨ダメージに依存して変わることも分かった。
- (5) シリコンエピタキシャルウェーハのエピ層の Mo, Fe 汚染量と接触電位差の関係を測定したところ接触電位差は汚染量をよく反映する結果となつた。したがって、半導体で問題となる表面層の重金属汚染の評価ができることが分かった。

今後、半導体において、どのくらいの深さの表面層の情報が表面の仕事関数に反映されるのか、またそれはどんなファクターで決まるのか、がその応用上大変重要であり、検討をする必要がある。

謝辞

ケルビンプローブ入手の便宜をいたいた都立大学の奥村次徳教授、また測定法のアドバイスをいたいた横浜国立大学の宇佐美誠二名誉教授に深謝いたします。

参考文献

1. 萩田、ライフタイム測定によるエピ層の評価、津屋英樹編「ウーハ表面完全性の創生・評価技術」、サイエンスフォーラム, p.213-221 (1998).
2. Y. Ogita, N. Tate, H. Masumura, M. Miyazaki, and K. Yakushiji, in Recombination Lifetime Measurements in Silicon, edited by D.C. Guputa et al., ASTM, STP 1340, p.168-182(1998).
3. J. Lagowski, P. Edelman, M. Dexter, W. Henley, Semic. Sci. Technolo., Vol. 7, 1, p.A185-A192(1992)
4. D. K Schroder, M. S. Fung, R. L. Verkuil, S. Pandey, W. H. Howland, M. Kleefsta, Solid State Electron, Vol. 26, pp. 33-36(1983)
5. Y. Ogita, Semicond. Sci. Tech. Vol. 7, 1, p. A175-179(1992)
6. Y. Ogita, M. Nakano, H. Masumura, Mat. Res. Soc., Vol. 378, p.591-596(1995)
7. Y.Ogita, H.Shinohara, T.Sawanobori, M. Kurokawa, SPIE, Vol. 3509, p.65-73, (1998)
8. 安野、萩田、62回応用物理学会学術講演会予稿、No.2, 11a-X-8(2001)
9. 安野、萩田、63回応用物理学会学術講演予稿、No.2, 26p-P12-8, (2002)
10. 山口、萩田、62回応用物理学会学術講演会予稿、No.2, 11a-X-6(2001)
11. T. Kato, H. Kondo, Y. Ogita, K. Kobayashi, M. Kurokawa, Mat. Res. Soc., vol.631, pp. pp. AA1.9.1-1.9.6(2000)
12. Y. Ogita, K. Yakushiji, N. Tate, Electrochemic. Soc., Semiconductor Silicon/94, edited by H. R. Huff, et.al., Vol. PV94-10, p.1083-1092(1994)